**Завдання на модульну контрольну роботу.**

**( групи ІО-71,72, …ІО-71,72,73)**

**Частина 1.**

Розробити мікропроцесорну систему (МПС). МПС призначена для рішення задач керування та різноманітних спеціалізованих задач .

До складу розроблювальної МПС повинні входити мікроконтролер (МК), основна пам'ять (ПП та ПД), а також зовнішні пристрої (ЗП), периферійний програмований адаптер (ППА), централізовані контролери пріоритетних переривань (КПП) і прямого доступу до пам'яті (КПДП).

ТЗ підписати у викладача. (див. файл «!!\_\_ІО-71\_\_Тех. Завд.») !!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!!, переславши ТЗ на Диск, в свою папку.

Кількість ЗП обирається з таблиці:

ІО-71 125+№ списке

ІО-72 117+№ списке

ІВ-71 100+№ списке

ІВ-72 108+№ списке

ІВ-73 90+№ списке

Вектор переривання вибирається з колонки «bbb» ( список студентів на Google Disk, також по №…списк.).

|  |  |  |  |
| --- | --- | --- | --- |
| *Таблиця 1.1* Вибір елементної бази | | *Таблиця*  *1.2* Вибір системи команд | |
| *h1* | Вибір ПЕ | *h4* | Система команд (можливий прототип) |
| *0* | 1816 BЕ51 | *0* | Комплексна (Intel, VAX, Motorola) |
| *1* | 1816 BE51 | *1* |

|  |  |  |
| --- | --- | --- |
| *Таблиця 1.3* Вибір КПП і КПДП. Вибір типу системної магістралі | | |
| КПП, КПДП | Організація шини |
| 0 Централізований | ША, ШД |
| 1 Централізований | ШАД |
|  |  |
|  |  |

Вибір об'єму ПП, ПД та кількості ЗУ (для МК МСS 51)

*Таблиця1.6*

|  |  |  |  |
| --- | --- | --- | --- |
| *h3h2h1* | об’єм ПП | об’єм ПД | Кількість ЗП  ХХХ+№ списке |
| 000 | ПП–по 64Кб  (5 стр) | ПД–по6 4 Кб  (10 стр) |  |
| 001 | ПП–по 4Кб  (3 стр) | ПД–по 64Кб  (32 стр) |  |
| 010 | ПП – по 64Кб  (2 стр) | ПД – по 64 Кб  (12 стр) |  |
| 011 | ПП – по 32Кб  (6 стр) | ПД – по 64 Кб  (10 стр) |  |
| 100 | ПП – по 64Кб  (3 стр) | ПД – по 64 Кб  (5 стр) |  |
| 101 | ПП – по 16Кб  (2 стр) | ПД – по 64 Кб  (4 стр) |  |
| 110 | ПП – по 16Кб  (6 стр) | ПД – по 256 б  (16 стр) |  |
| 111 | ПП – по 6Кб  (2 стр) | ПД – по 64 Кб  (20 стр) |  |

Для МСS 51

*Таблиця 1.7*.а Вибір додаткових портів (h5h4h2)

|  |  |  |  |
| --- | --- | --- | --- |
| *h5h4h2* |  | Доп.порт | Адреси ППА та ЗП |
| *000* |  | BB55 | *12A0h,12A1h,12A2h,12A3h ЗП5 – 24 h* |
| *001* |  | BB55 | *5020h,5021h,5022h,5023h ЗП3– 774 h* |
| *010* |  | BВ55 | *C0F0h,C0F1h,C0F2h,C0F3h ЗП0 – 204 h* |
| *011* |  | BB55, | *FF50h,FF51h,FF52h,FF53h ЗП5 – 14 h* |
| *100* |  | ВB55 | *000Ah,001Ah,002Ah,003Ah ЗП2 – 04 h* |
| *101* |  | BB55 | *0420h,0421h,0422h,0423h ЗП0 – FF5 h* |
| *110* |  | BB55 | *DD70h,DD71h,DD72h,DD73h ЗП3 – 44 h* |
| *111* |  | ВB55 | *012Ch,012Dh,012Eh,012Fh ЗП5 – 2А4 h* |

* 1. Розробити мікропроцесорну систему ( відкоригувати зроблену в семестрі 1).
  2. Описати функціональне призначення і роботу основних блоків, які включені в основну структурну схему МПС (2-3ст).
  3. Реалізація переривань. Побудувати контролер пріоритетного переривання для заданої кількості ЗП (побудувати піраміду КПП). Описати роботу контролера пріоритетного переривання, розробити піраміду КПП (на основі мікросхем КПП), для заданої кількості зовнішніх пристроїв ………….. ( ХХХ+№ списке ) . Див. Лекція 19, рис. 19.10., та приклади.

Теоритичний матеріал знаходиться в Кампусі та в файлі «Корисна інформація АК3».

Частина 2. Программна частина (завдання видає Клименко І.А).

Частина 3 . Графічна частина.

3.1 Намалювати структурну схему МПС. (Відкоригувати зроблену в 1 семестрі, добавити потрібну кількість зовнішніх пристроїв.).

3.2 Розробити функціональну схему контролера пріоритетного переривання (побудувати піраміду). На схемі показати , яким чином формується вектор переривання (заданий в ТЗ в колонці bbb).

**Рекомендована література**

1. Байков В.Д., Смолов В.Б. Специализированные процессоры: интегральные алгоритмы и структуры. - М.: Радио и связь, 1985.-288 с.

2. Балашов е.п., Пузанков Д.В. Микропроцессоры и микропроцессорные системы. - М.: Радио и связь, 1981.-328 с.

3. Брик Дж., Мик Дж. Проектирование микропроцессорных устройств с разрядно-модульной организацией.- М.:Мир, 1984, т. 1,2,-479 с.

4. Булгаков С.С. и др. Проектирование цифровых систем на комплектах микропрограммируемых БИС. - М.: Радио и связь, 1984.-240 с.

5. Каган Б.М. Электронные вычислительные машины и системы.- М.: Энергоатдат, 1985. -552 Карцев М.А. Архитектура цифровых вычислительных машин.- М."Наука",1978. - 295 с.

6. Карцев М.А., Брик В.А. Вычислительные системы и синхронная арифметика. - М.: Радио и связь, 1981.

7. Майерс Г. Архитектура современных ЭВМ (ч.1, 2). М."Мир"- 1985.- 676 с.

8. Микропроцессоры. Архитектура и проектирование микроЭВМ. Организация вычислительных процессов/ П.В.Нестеров, В.Ф.Шаньгин, В.Л.Горбунов; Под редакцией Л.Н.Преснухина. - М.: Высш. шк., 1986. - 495 с.

9. Самофалов К.Г., Корнейчук В.И., Тарасенко В.П., Жабин В.И. Цифровые ЭВМ. Практикум.- К.: Высш.шк. 1989. - 124 с.

**10. Александров и др..Под редакцией пузанкова. Микропроцессорные системы.. СП: Политехника, 2002.- 952с.**

**11. Пухальский Г.И. Проектирование микропроцессорных систем. СП: Политехника,2001.-544с.**

**12. Жабін В.І., Клименко І.А., Ткаченко В.В. Мікропроцесорні системи. К.**